

文章编号: 1672-8785(2008)02-0014-12

平板电封装工程中的凸点实现及其在紫外焦平面成像阵列中的应用

彭昀鹏, 张景文, 侯 洵

(西安交通大学电信学院物理电子系, 陕西 西安 310049)

摘 要: 紫外焦平面成像系统主要用以观测日光下高压输电系统的电晕放电现象。焦平面成像系统主要由信号采集系统、控制系统、信号处理系统和信号存储系统构成, 再加上后端的显示器件, 就可以完成视频信号的采集、处理、运算、传输和显示等功能。本文在设计紫外焦平面成像系统的时候, 参考了发展相对成熟的非制冷型红外焦平面成像系统的技术结构。

为了将采集图像的焦平面探测阵列与后端的电路系统连接起来, 关键技术是以凸点制作为基础的倒装焊技术。由于焦平面探测阵列的引出点阵的密集性, 最好采用性能指标较好的光刻结合电镀的倒装焊工艺。为了保证焊接过程不影响紫外探测元件的性能, 凸点材料选择了焊点较低的软金属 In, 并介绍了这种焊点的制作工艺。

关键词: 紫外焦平面阵列 (UVFPA); 读出电路 (ROIC); 倒装焊; 凸点工艺

中图分类号: TN23 **文献标识码:** A

Bumping Technology in Flat Electric Packaging Project and Its Application in Ultraviolet Imaging Focal Plane Arrays

PENG Yun-peng, ZHANG Jing-wen, HOU Xun

(School of Electronic and Information Engineering, Xi'an Jiaotong University, Xi'an 310049, China)

Abstract: A ultraviolet (UV) focal plane array (FPA) imaging system is mainly used to observe the corona of a high voltage transmission system in daylight. A FPA imaging system is mainly composed of a signal acquisition system, a control system, a signal processing system and a signal storage system. If a display is added at its back end, the imaging system can has the functions of acquisition, processing, operation, transmission and display of video signals. In this paper, the relatively mature technologies of uncooled infrared FPA imaging systems are used for reference when a UV FPA imaging system is designed.

To connect the FPA for acquisiting images to the circuit at the back end, it is critical to use the bumps based on flip-chip bonding. Because of the density of the lattice of a FPA, it is preferred to use the flip-chip bonding technology which combines lithography with electroplating and has a better performance. In, a soft metal which has a lower melting point is selected as the bump material. Finally, the jointing technology of this solder is presented.

Key words: UV focal plane arrays (UVFPA); read out circuit (ROIC); flip-chip; bumping technology

收稿日期: 2007-08-20

作者简介: 彭昀鹏(1983 —), 男, 陕西咸阳人, 西安交通大学在读硕士, 物理电子专业。

INFRARED (MONTHLY) / VOL.29, No.2, FEB 2008

1 引言

紫外焦平面成像系统是紫外成像仪发展的新方向,它具有更高的分辨率和更快的图像处理和传输速度。而且它克服了红外成像仪不能在日光下使用的缺陷,可以广泛应用于强光下的高压输电线路电晕放电现象的观测。目前,紫外成像仪还存在着探测器灵敏度不够、可靠性不强、价格昂贵等问题,但是可以预见,随着紫外焦平面成像系统的发展,紫外成像仪将在工业、军事等方面获得更多的应用。本文通过介绍紫外焦平面系统的构成以及制作过程中的难点——凸点制作的详细介绍,研究探讨了紫外焦平面成像系统的实现方案。

紫外焦平面阵列 (UVFPA) 是实现紫外成像探测器的关键组件。焦平面探测器的光学镜头的焦平面上排列着感光元件阵列,从无限远处发射的光线经过光学系统成像在系统焦平面的这些感光元件上,探测器将接收到的光信号转换为电信号并进行积分放大、采样保持,最终通过输出缓冲和多路传输系统将其送达监视系统形成图像。

近年来,随着半导体技术、红外光学和计算机技术等相关技术的发展,红外成像摄影技术获得了长足的发展。20 世纪 90 年代非制冷红外焦平面技术的突破和实用化,实现了由光机扫描成像向电信号处理成像的革命性转变。这种技术的迅速发展,使长期依赖于低温工作的红外热成像系统摆脱了昂贵而复杂的制冷装置,实现了小型简单的便携式热成像系统,而且廉价,可靠,性能适中,具有良好的市场前景。

相对而言,紫外探测器的发展就比较落后,尤其是在成像探测技术方面甚至可以说是空白

领域。可是,紫外焦平面成像系统与红外焦平面系统相比,只有探测器部分与红外探测器不同,其他部分大可以借鉴非制冷型红外焦平面成像系统的设计方法进行研究。

2 焦平面成像阵列系统

焦平面系统的图像实时处理的数据量很大,如 320×240 的红外焦平面阵列,像素数为 75K。如果每个像素采用 12bit 表示,图像速率为 30 帧/s,则传输的数据量高达 3.375Mbyte/s;如果要进行校正运算,则计算量更大。数字信号处理器 (DSP) 为具有体积小、运算速度快、运算量大、功耗低等性能的便携式系统,对数据量较大的系统,仍可以满足实时性的要求,因此 DSP 在焦平面成像系统中具有广泛的应用前景。

图 1 为焦平面系统的组成方框原理图。该系统主要可分为信号采集系统、控制系统、信号处理系统、信号存储系统和显示系统。视频信号处理系统一般以 TI 公司的 TMS320C6x 系列芯片为核心,外接 A/D 和 D/A 转换电路和数据/程序存储器,在驱动和时钟电路的作用下,焦平面阵列的信号被序列读出,经 A/D 采集后转换为数字信号,然后输送给双口 RAM (DRAM)。由于本系统的采样速率高达几十兆 SPS,如果存储控制系统不能及时接收数据,则上次转换的数据马上就被下一个数据所覆盖,很容易造成数据混乱。而 DMA 的数据传输速率比数据转换速率慢,因此需要在 A/D 转换器和 DSP 之间加数据缓冲器。常用的数据缓冲器有 FIFO、DRAM 和 SRAM。

2.1 以 UVFPA 为基础的信号采集系统

图 2 为图像信号采集系统的基本构成。

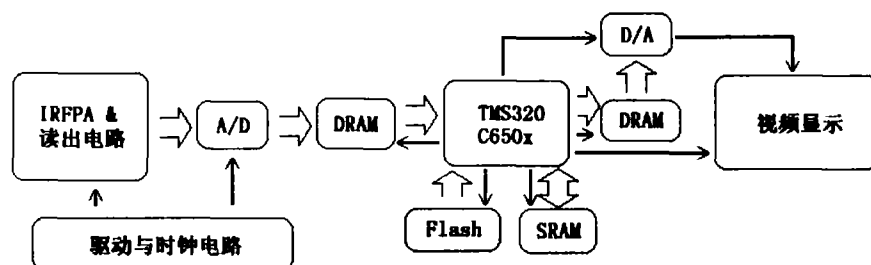


图 1 焦平面系统组成的方框图

焦平面上的紫外探测器在接收到入射的紫外辐射后,在紫外辐射的入射位置上产生一个与入射紫外辐射性能有关的局部电荷,通过扫描焦平面阵列的不同部位或按顺序将电荷传送到读出器件中来读出这些电荷。其中每一个局部称做一个像元。

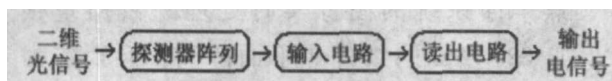


图 2 图像信号采集系统基本构成图

焦平面读出电路 (ROIC) 是紫外焦平面探测器组成的一部分,它不直接参加紫外辐射信号的探测,但它参加紫外探测信号的传输过程。满足紫外探测信号的准确传输是读出电路设计的基本要求。常见的焦平面读出电路的主要评价指标有:电荷处理能力、电荷转移效率、数据率、串扰和噪声。读出电路的电荷处理能力直接决定焦平面的动态范围,它的电荷转移效率决定焦平面的非均匀性、数据率、串扰和噪声,这些都综合影响着焦平面的空间、时间和辐射能量的极限分辨能力以及空间和时间频率的传递特性。读出电路的主要设计要求为:高电荷容量、高转移效率、低噪声和低功耗;其次还要考虑到抗光晕和降低交叉串扰。

ROIC 有各种类型,如直接注入 (DI) 型、每个像元带源跟随器 (SFD) 型和电容反馈跨阻放大器 (CTIA) 型等,其各有优缺点。相比之下,除所用晶体管数目较多和功耗较大外,CTIA 型 ROIC 在低噪声、恒定的探测器偏压控制性能、积分电容可根据应用情况灵活设计、动态范围大、均匀性和线性好等方面更有优势。而在 CTIA

方式中,采用差分放大器比用栅源放大器方式的性能更好。

为了使读出图像信号能够被后端的数字处理系统接收,还需要将获得的电信号进行视频 A/D 转换,并按照一定顺序进行串行输出。将实现这部分功能的电路与焦平面读出电路集成到单一芯片中可以显著提高信号质量。

ISC9802^[48=1] 就是这样一种芯片,它可以实现 NTSC 或 PAL 制焦平面视频信号的读出,有很高的读取速度和很好的信号质量。其读出电路为采用差分放大器的 CTIA 型 ROIC,电路结构如图 3 所示。

芯片输出 8bit 的串行信号,工作时钟周期为 10ns。

2.2 以 DSP 处理器为核心的信号处理系统

如图 4 所示, DSP 处理芯片是整个信号处理系统的中枢,控制着信号的采集、压缩算法及传输。

该系统的基本原理和主要工作过程为:上电后,首先进行初始化,将存储在 FLASH 中的程序代码和数据表格传输到 DSP 的片内 ROM 中,由初始化程序进行相应的系统设置。发送给 IRFPA 的控制参数由外部 PC 通过 RS232 接口或 RS422 接口发送给 DSP。DSP 接到这些命令后,会通知可编程逻辑器件为其输出相应的时序。待 FPA 致冷到一定温度时开始工作,来自 FPA 的输入视频信号经过 A/D 转换器转换成数字信号后进入同步 FIFO,并将一定数量的图像数据由 DSP 的直接存储器存取通道 DMA 存入 DSP 的片内 RAM 中。DSP 通过 RS232 接口或

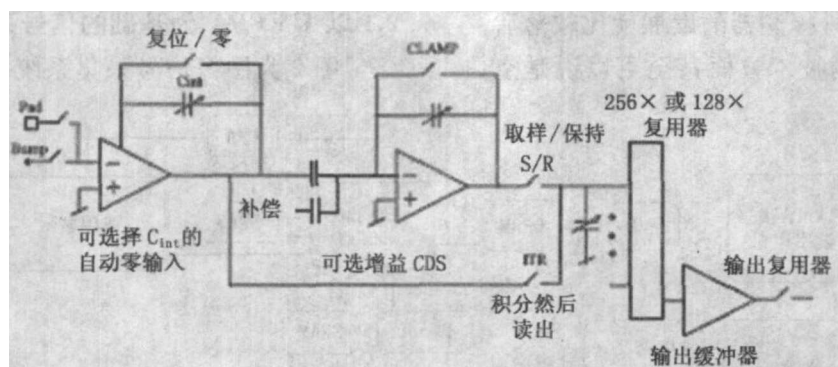


图 3 ISC9802 芯片的电路结构

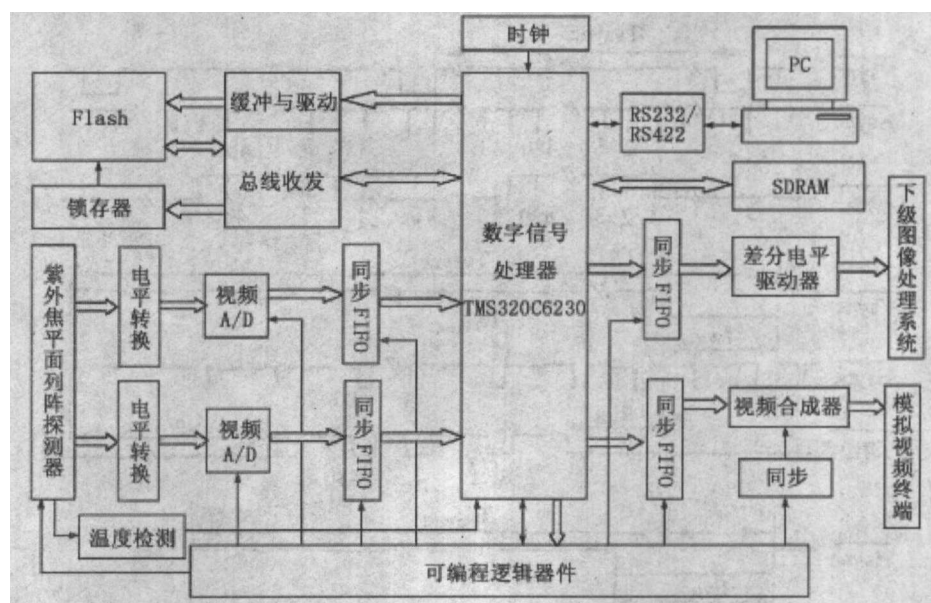


图 4 DSP 处理器

RS422 接口接收到来自 PC 机的图像处理命令后, 就会调用已经从 FLASH 存储器中搬至 DSP 片内 RAM 中的相应自程序进行处理, 如 PC 机不向 DSP 发送这类命令, 则执行处理图像所必需的程序, 如非均匀性校正和还原替代等, 并将处理后的图像数据存入 DSP 的片内 RAM 中, 之后通过 DMA 通道搬至数字视频输出 FIFO, 经过电平格式转换后再送至下一级处理系统。同时, 为执行自动增益控制 (AGC) 而进行的对比度调整处理, 需要存储整帧图像数据, 为此将经过非均匀性校正和坏元替代后的一帧图像数据存入 DSP 的片内 RAM, 在 FPA 暂停输出的一段时间内执行该帧图像的对比度调整计算, 并将最后的计算结果保存在 SDRAM 中。SDRAM 中经处理后的图像数据通过 DSP 的 DMA 通道, 并经由另一个输出同步 FIFO 进入视频合成器, 在可编程器件产生的复合同步的控制下, 转换为标准的 PAL 制视频信号。

TMS320C6201(3)^[附件2] 是 TMS320C6x 系列中的高速定点数字处理芯片, 是 TI 公司 20 世纪 90 年代后期的最新一代 DSP 产品。最短指令周期为 0.5ns, 每个指令周期可执行 8 条指令, 工作时钟频率最高为 200MHz, 每秒最大处理能力为 1600MIPS。TMS320C6201 采用了 32bit 高性能 CPU, 具有特殊的 VelociTI 结构的指令集,

支持 32、16 和 8bit 数据。在片 64Kb 静态 RAM 分为 4 个 8K×16bit 存储器, CPU 可在一个周期内同时访问不同的 RAM 内数据, 增强了数据采集的并行性, 从而保证了它强大的运算能力、高度的并行性和良好的灵活性。其外围设备包括 DMA 控制器、主机接口 (HPI)、中断选择器, 能够方便快速地与外围设备进行数据交换。

TMS320C6201 芯片在该系统中的主要功能是完成信号的非均匀性校正及盲元探测和替换功能。非均匀性校正算法的选择直接影响着图像的处理速度, 决定了图像处理器是否能满足实时性的要求。两定标法是目前应用较为成功的一种非均匀性校正算法, 该方法具有实时性强的特点, 利用采样查找表的方法, 把非均匀性校正增益和偏移量提前存储在数据存储器内。经 A/D 转换后的数据经过双口 RAM 缓冲后传输到 DSP 的同时, 对数据存储器进行寻址, 从存储器中读出增益和偏移量, 在 DSP 内按 $y = ax + b$ 进行运算, a 、 b 分别为校正增益和偏移量, x 为校正前的图像信号, y 为校正后的输出信号。校正后的一场数据在一场的消隐时间存储到双口数据存储器内。DSP 芯片在完成一系列的数据运算的同时, 需要与数据存储空间不断地进行数据交换, 因此, DSP 的处理速度与外围存储

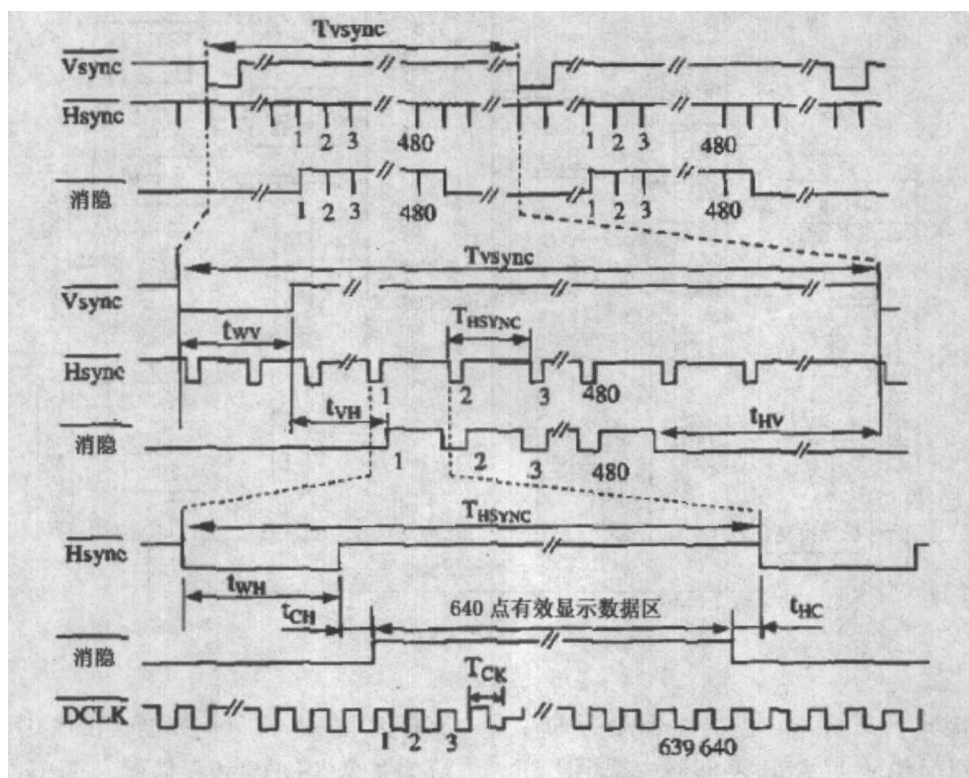


图 5 PAL 制式的时序信号图

器的数据读取速度决定着整个系统是否能够满足实时性的要求。

2.3 用可编程逻辑器件实现的驱动电路

要从紫外焦平面探测器阵列中读出视频信号, 需要给采集信号的芯片提供 PAL 制式的时序信号和相应的控制信号, 这就需要通过可编程逻辑器件对信号采集芯片进行控制。图 5 为 PAL 制式的时序信号图。

可编程逻辑器件控制图像采集芯片以 27MHz 的频率输出像素点, 每帧的有效像素点为 640×480 个。每帧的开始与像素点的排列由场同步信号 (Vsync) 与行同步信号 (Hsync) 来控制。场频为 59.94Hz, 每场分 525 行, 其中 480 行为有效显示行, 45 行为场消隐行。每行 800 个像素点, 其中 640 个点为有效显示点, 160 个点为行消隐区。

Vsync 信号的每个场周期 Tvsync 有一个低电平脉冲, 脉宽 twv 为 $63\mu\text{s}$, 含两个行周期。之后有一段 30 行的场消隐后肩 tVH, 然后为 480 行有效显示行, 最后有 13 行的场消隐前肩 tHV。

Hsync 信号的每个行周期 Thsync 有一个低电平脉冲, 脉宽 tWH 为 $3.81\mu\text{s}$, 含 96 个信号点。之后有 45 个点的行消隐后肩 tCH, 然后有 640 个有效显示点, 最后是 19 个点的行消隐前肩 tHC。每个有效点对应在 UVFPA 阵列中读取相应行列的探测像元。

320×240 元非制冷焦平面阵列的脉冲驱动电路主要采用了现场可编程器件 CPLD (XILINX 公司的 XC9500 系列产品)。脉冲信号主要有主时钟信号 MC、积分信号 INT 和复位信号 RESET。主时钟频率与 320×240 元非制冷焦平面 (UFPA) 阵列的输出数据速率相等, 与视频显示格式有关。标准的 PAL 制视频信号的帧频为 60Hz, 对于每帧 320×240 像素的视频信号来说, 每行的有效像素是 320 个, 对应的电视信号每行应该为 $320 \times 1.18 = 377.6 \approx 378$ 。对应的视频信号的每帧像素应为 9165 个, 则频率为 5.4999MHz, 近似为 5.5MHz, 可采用 11.0592MHz 的晶振, 通过二分频得到。焦平面阵列需工作在稳定的温度环境下, 内部集成的热稳定器 (TEC) 利用塞贝克效

应来制冷或加热。TEC是通过控制流过稳定器的电流方向制冷或加热,可以移去(或增加)的热量与流过TEC的电流大小有关。电流越大,移去(或增加)的热量越多。该电路同时还应满足温控精度的要求,即 $\leq 0.01\text{ }^{\circ}\text{C}$ 。

2.4 数据 / 程序存储器

数据存储器用来存储非均匀性校正系数,其读取数据的速度是非均匀性校正运算速度的关键。TMS320C6201共有64kB的片内RAM,存取速度很快,可以满足实时性的要求,但对于 320×240 元的焦平面阵列来说,若每个像素取一个采样点,采集一帧图像的数据量为75K,非均匀性校正增益、偏移量和盲元列表共需 $75\text{K}\times 3=225\text{K}$ 数据存储空间,因此需对外扩展数据存储空间。

另外,由于A/D和D/A转换器与DSP读取数据的速度不匹配,在A/D与DSP之间和DSP与D/A之间有必要采用高速的数据缓冲器^[5]。目前常用的数据缓存器多为FIFO(先入先出)、SRAM及双口RAM等。双口RAM和SRAM一般存储量较大,但必须用到复杂的地址发生器。FIFO芯片按数据顺序进出,且输入输出独立,在电路设计上相对简单得多,但由于数据不能按址查询,而是遵循先入先出的原则输出,在软件处理上要复杂一些。FIFO一般价格较贵,且存储量不大。

在程序存储器中,Flash存储器与EPROM相比,具有更高的性能价格比,且体积小,功耗低,可电擦写,掉电后数据不丢失,使用比较方便。3.3V Flash可直接与DSP相接。但Flash存储器的运行速度比数据存储器慢,因此在系统上电时,Flash内的程序被搬运到快速SDRAM,以满足DSP高速读取的需要。掉电后,SDRAM内的程序丢失。

可选的SDRAM器件有TMS626812B210($1\text{M}\times 8\text{bit}\times 2\text{bank}$,工作频率为100MHz)和三星的KM416S4030BT28($1\text{M}\times 16\text{bit}\times 4\text{bank}$),它们的存储速度都在10ns左右。

3 倒装焊及凸点技术在焦平面成像系统中的应用

现代微光电子技术的发展使得微电子电路在功能不断提高的同时,集成电路芯片却朝着短、小、轻、薄的方向发展。目前半导体集成电路的生产水平已达到8英寸晶片、 $0.18\mu\text{m}$ 特征尺寸,而且技术的进步有可能使 $0.1\mu\text{m}$ 和 $0.07\mu\text{m}$ 的加工工艺成为现实;与此同时,随着半导体光器件的发展,集成光器件也越来越受到人们的重视。许多光集成器件如集成光调制器、光放大器、光纤波导阵列等,已经作为产品被应用到光通讯系统中。而微光电子集成技术可以将微电子电路的极强信息处理及存储能力与光的超高速信息传输能力有机地结合起来,在光电集成器件的内部实现电处理、光互连。然而,与单纯的微电子集成或光子集成不同的是,微光电子集成的各功能部件往往在材料方面不存在兼容性,因此将各种材料制作的器件进行混合封装已成为光电集成的一个重要的技术路线。混合集成的优点是,可以按照性能的要求方便地采用不同的材料和加工工艺,从而突破了单片集成材料单一性的限制。

在紫外焦平面成像系统中,如何从UVFPA中将视频信号传递给后端信号处理系统,是极为关键的一步。为了将UVFPA与采集电路集成起来,要求在很小的面积上进行大量的焊联,这就要借助于以凸点制作工艺为基础的倒装焊工艺。

3.1 凸点及倒装芯片技术

自20世纪中期晶体管的发明以及随后半导体集成电路出现以来,半导体封装在结构上经历了TO(圆形金属封装) \rightarrow DIP(双列直插型封装) \rightarrow LCC(无引线载体) \rightarrow QFP(四面引线封装) \rightarrow BGA(焊球阵列)的发展历程。到了20世纪90年代,随着半导体工业的飞速发展,芯片的功能越来越强,需要的外引脚数不断增加,封装体积也不断增大。在这种背景下,日本富士通公司提出了芯片级封装(CSP)。继CSP技术之后,又逐渐出现了基于圆片的CSP技术,即圆片级封装技术(WLP)。从总的趋势来看,封装技术正朝着引脚数更多、体积更小、功能更强大、速度和频率更高的趋势发展。而BGA、CSP以及WLP等先进面阵封装正是由于在系统中采用了凸点

倒装焊的连接方式,因此才具有上述优势,显现出旺盛的生命力。

无论是 BGA、CSP 或 WLP 封装,还是裸露的倒装芯片 (FC),其最关键的技术均是凸点技术。因为只有具备凸点结构,才可能进行倒装焊接;而只有采用倒装焊接的连接方式,才具备上述种种优势。

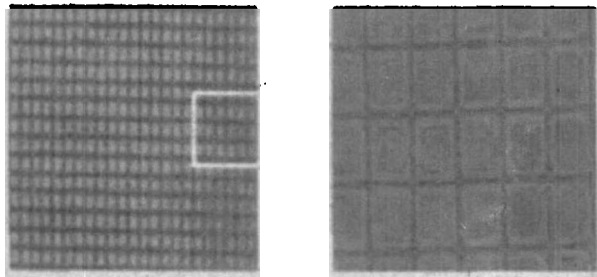


图 6

在焦平面成像系统中,当把图 6 所示的包含 320×240 个光电器件的面阵作智能像素使用时,每个光电单元至少应有一个电输入输出引脚与逻辑处理电路。对于专用 CMOS 集成电路芯片的连接来说,仅在几厘米见方的区域中利用引线键合的方式来实现这上万个输入输出端口根本是不可能的,而倒装焊却完全能够胜任。

作为一种先进的封装方法,倒装焊的工艺特点使得互连线的尺寸大大缩短,缩小了光电器件的体积,减少了寄生参数对器件特性的影响,提高了电路的速度。随着现代光电子技术的发展,单块芯片输入输出的端口数已增加到数百个甚至上千个。如此多的端口只有采用面阵排布的形式才有可能实现,倒装焊无疑是实现两块具有面阵排布端口的芯片之间互连的有效方法之一。

3.2 倒装焊技术及其特点

倒装焊是一种能很方便地实现芯片之间电气及机械连接的混合集成技术。这种技术首先在两个需要互连的芯片上制作互连引线凸点,然后在专用的倒装焊设备中对准、熔融或粘结这些凸点,形成互连。倒装焊封装技术具有精度高、形成的混合集成芯片占用体积小、输入输出密度高、互连线短、引线寄生参数小等优点。特别是在光电子器件的封装过程中,倒装焊封装

技术可以使光电子器件的光端口和电端口分别位于芯片的正反两个面上,这将大大减少目前引线键合的互连方式给器件的光耦合带来的不便;在采用回流焊接的倒装焊技术中,利用焊料熔融后液态焊料的表面张力可产生的自对准效应,可以实现精度非常高的无源对准。这些特点对于微光电子模块中光路的连接与耦合都是非常有利的。

3.3 倒装焊工艺

一般说来,倒装焊工艺可以分为凸点下接触层的钝化处理、凸点的制作、对准和焊接以及最后的片间注入等 4 个步骤。当倒装焊采用回流焊的方式时,为防止基板或芯片的电极材料和熔化后的凸点材料发生化学反应而遭到腐蚀,造成断路;或为防止因凸点材料与电极的融合性不好而造成的易裂易断等其他失效机制,对接触层应进行钝化。钝化层的材料和种类将根据电极和凸点的材料以及焊接温度来决定,对于一般的硅基 CMOS 工艺的铝质电极和常用的铅锡 (PbSn) 焊料来说,常用的钝化金属层材料有镍、金、TiW 等。

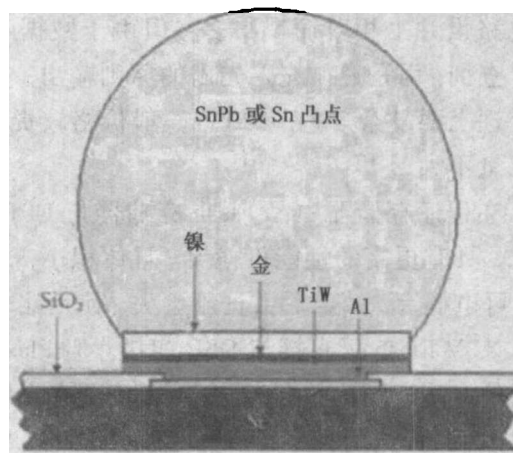


图 7

凸点制作是倒装焊技术中工艺最复杂的一个步骤,制作方法和材料也各不相同。对于金属材料的凸点制作来说,根据凸点材料熔点的高低大致可以划分为低熔点凸点材料(如铅、锡、钢等金属材料及其合金)和高熔点材料(如金、铂等)。用低熔点材料制作的凸点具有焊接温度低、焊点的可塑性好、与所焊接的两种基材的热

膨胀系数匹配等优点, 因此应用得较为广泛, 其制作方法有许多, 在此只介绍几例。

光刻结合电镀或其他金属薄膜技术是最常采用的一种方法, 这种方法利用光刻形成图形, 确定凸点的位置和大小, 可以形成精度较高、均匀性好、间距极小的高密度、高精度的凸点阵列。

这种方法工艺复杂, 制作成本高。为了降低成本, 简化工艺, 满足大规模生产的需要, 人们采用丝网印刷改进和楔形压焊改进结合回流制凸点的办法。这两种技术分别通过丝网印刷和楔形压焊将颗粒极细的粉末状焊料和丝状焊料定位到经过钝化的电极焊盘上, 然后加热使焊料熔化。

焊盘表面与焊盘周围的熔融焊料在亲水性方面的差异使得焊料熔化后聚集在焊盘上, 并在表面张力的作用下形成球冠状的凸点, 球冠的大小和高度可以通过控制焊盘的大小和焊料

的多少来控制。由于避免了光刻电镀等昂贵设备的使用, 这种方法的成本大大降低, 但由于无法精确控制粉末状焊料的多少和楔形压焊的落点, 因此这两种工艺不适合制作高精度的凸点阵列。

对准和焊接是在专用的倒装焊设备中, 将已做好凸点的两个芯片的对应部分键合在一起。对于低熔点的凸点, 一般采用回流焊的办法, 即在对准以后在保护气体中加热, 直至两部分焊料融合在一起, 冷却后形成牢固的电气机械互连。

片间注入是在已做好凸点焊接的两个芯片之间注入树脂, 填充连接凸点以外的空间, 以增强焊点的可靠性。

3.4 凸点材料的选择及其用途

凸点技术包括凸点材料的选择、凸点尺寸的设计、凸点的制备以及凸点的可靠性测试等。其中, 凸点材料的选择尤其重要。如果凸点材料不

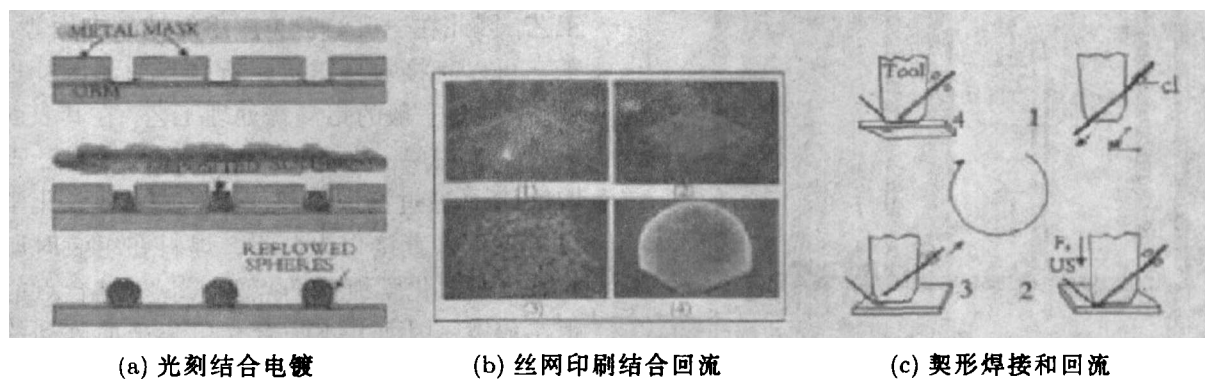


图 8

表 1 用不同材料制作的凸点的用途、焊接温度和连接方式

凸点类型	凸点材料	焊接温度 (°C)	连接方式	应用领域	能否电镀
非焊料类	Au	250 ~ 350	粘接、热声或热压焊	军用	能
	Ni	—	粘接	消费	能
	Cu	—	粘接	消费	能
铅焊料	95Pb5Sn	370	回流焊	消费	能
	90Pb10Sn	350	回流焊	消费	能
	63Pb37Sn	220	回流焊	消费	能
无铅焊料	80Au20Sn	300 ~ 350	回流焊或热压焊	军用	能
	共晶 SnAg	260	回流焊	消费	能
	共晶 SnAgCu	260	回流焊	消费	能
	In	—	回流焊	消费	能
聚合物	导电聚合物	—	粘接	消费	否

同,则使用的焊(粘)接温度不同,连接方式不同,其用途及加工方法也不同。表 1 收集了大部分近年来广泛应用于各个领域的不同材料的凸点。

3.5 凸点的制备

3.5.1 制作凸点的关键设备

在凸点制作过程中,经常会使用到溅射、光刻、电镀及回流等工艺,因此,这些设备也是必不可少的。凸点的制备工艺主要有 UBM 溅射、匀胶、曝光、显影、扫胶、电镀、去胶、UBM 腐蚀、焊料凸点回流和界面电阻检验等。

就凸点电镀工艺来说,其设备一般包括挂镀和喷镀两种系统。一般来说,对于大部分封装厂家,在电镀铜、镍、锡铅、锡银等时,均采用挂镀系统;而在电镀金凸点时,则一般采用喷镀系统。

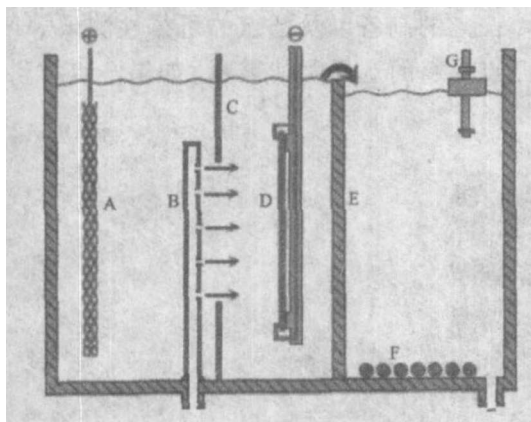


图 9

国外较为著名的电镀设备有 Rena、Mot 及 Semitool 等。图 9 所示为 Mot 电镀设备的内部结构。各部分结构分别为：A- 阳极，B- 镀液喷管，C- 电力线屏蔽板，D- 晶圆片，E- 溢流隔板，F- 加热器，G- 液位控制。另外，有一个机械泵在工作过程中对电镀溶液进行循环过滤。C 结构的存在，改善了晶圆片表面的电流分布，提高了电镀凸点的均匀性；C 结构开孔的大小以及在阴阳极之间的不同位置，都对镀层的均匀性有很大的影响。

现有的凸点制作方法包括蒸发沉积、印刷、电镀、植球、喷射等。相对于其他凸点制备方法，电镀法具备工艺简单、成本低、易于批量生产、

凸点一致性好以及可以制备绝大部分凸点等优点，因此广泛应用于集成电路的封装领域。下面介绍几种典型凸点的电镀制作工艺。

3.5.2 WLP 的锡铅焊料凸点的制备

圆片级封装 (WLP) 技术是目前所有封装形式中所占体积最小的封装形式，它是真正意义上的芯片尺寸封装。WLP 技术的应用大大缩短了加工周期，降低了加工成本，特别适合于我国集成电路的水平现状。

含锡铅焊料凸点的 WLP 的典型工艺流程如下：

清洗 → 溅射 Ti/Cu → 光刻 1 → 电镀 Cu/ Ni → 去胶 → 腐蚀 → 介质制作 → 光刻 2 → 腐蚀介质 → 去胶 → 溅射 Ti/Cu → 光刻 3 → 镀 Cu/ Ni → 镀 Pb/ Sn → 去胶 → 腐蚀 Cu → 腐蚀 Ti → 硅片回流 → 检测凸点 → 划片分割 → 成品。

3.5.3 化学镀镍凸点的制备

化学镀镍凸点是一种低成本的凸点工艺，由于其不需要采用光刻和溅射等昂贵的半导体工艺，因此在一般消费类应用领域具有优势。该工艺可以直接对暴露出铝键合点的晶圆片进行处理，通过一般的铝浸锌处理工艺，在其表面形成化学镀镍层。化学镀镍可以作为焊料凸点的 UBM 层，通过漏印焊料回流形成凸点；化学镀镍层也可以直接作为凸点，焊料在组装时印刷在基板上。化学镀镍凸点要求芯片键合点的节距比较宽，因而并不适合光电焦平面阵列的凸点制备。

化学镀镍凸点的制备流程如下：

圆片背面掩模 → 钝化层清洗 → 铝键合点活化 → 浸锌处理 → 化学镀镍 → 浸金 → 去除掩模化学镀镍。

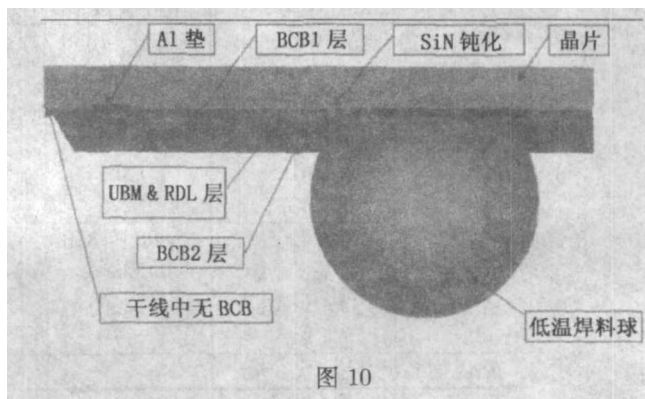


图 10

3.5.4 无铅焊料凸点的制备

铅是一种有毒的金属元素, 因此含铅的工业品在民用领域内将被逐渐淘汰。现在, 这一发展趋势扩展到了电子组装领域, 部分已经涉及到军用电子产品领域, 无铅电子组装已成为不可扭转的趋势。目前已经明确用来取代 Sn2Pb 合金的无铅焊料是以 Sn 为基体的二元、三元, 甚至更多元的合金焊料。可能的合金元素包括 Ag、Cu、Sb、In、Zn 等。

表 2

焊料	熔点 (°C)	特点
Sn3.5Ag	221	很好的强度和抗蠕变性
Sn0.7Cu	227	很好的强度
Sn57Bi	139	很好的流动性
Sn51In	120	很好的可焊性
Sn9Zn	199	很好的强度
Sn5Sb	245	机械性能好
Sn80Au	278	好的耐腐蚀性和抗蠕变性

采用无铅焊料作为芯片凸点材料, 其主要优点有: ①具有锡铅焊料凸点所具有的所有优点; ②避免了铅对人体和环境的危害; ③大大减少了 α 射线对器件造成的软故障。

二元合金焊料凸点的制作工艺流程为:

等离子清洗 → 溅射 TiW/Cu → 厚胶光刻 → 电镀 Cu → 电镀 Sn3.5Ag → 去胶 → 腐蚀 Cu → 腐蚀 TiW → 硅片回流 → 检测凸点 → 划片分割 → 成品。

3.5.5 金凸点的制备

随着液晶显示屏以及便携式电子产品等迅速发展, 平面显示器正在逐步取代传统的电视和监视器。而小的手机显示屏以及大的液晶显示器都需要驱动器。这些驱动器芯片的面积一般都比较小, I/O 端数量较多。如果用传统的芯片封装技术, 体积和重量不适合便携式电子产品对元器件短、小、轻、薄的要求。所以, 液晶显示器驱动器芯片现在都采用在键合点上制作金凸点作为引出端, 然后直接倒装焊接在液晶显示屏上的方法。

金凸点的典型流程为:

等离子清洗 → 溅射 TiW/Au → 厚胶光刻 → 扫胶 → 电镀 Au → 去胶 → 等离子清洗 → 腐蚀 Au → 腐蚀 TiW → 退火 → 检测 → 成品。

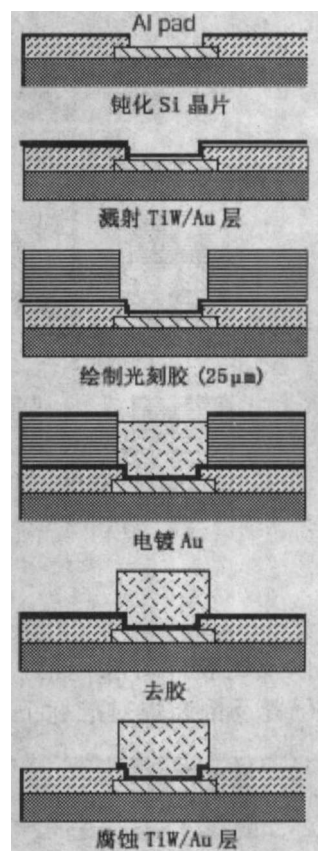


图 11

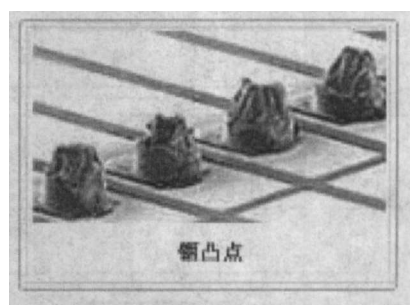


图 12

3.6 光电焦平面阵列器件的倒装焊流程

考虑到软凸点比硬凸点更能承受高低温循环产生的应力, 而且和硬凸点相比, 软凸点的熔点更低, 这对保证焊接过程不影响光电器件的性能是很重要的, 所以应该选用软金属 (例如 In) 作为凸点材料。凸点的制备对 CMOS 芯片的制作工艺没有任何影响, 所要求的只是在进行光电器件面阵版图设计时, 加上焊接凸点制作时

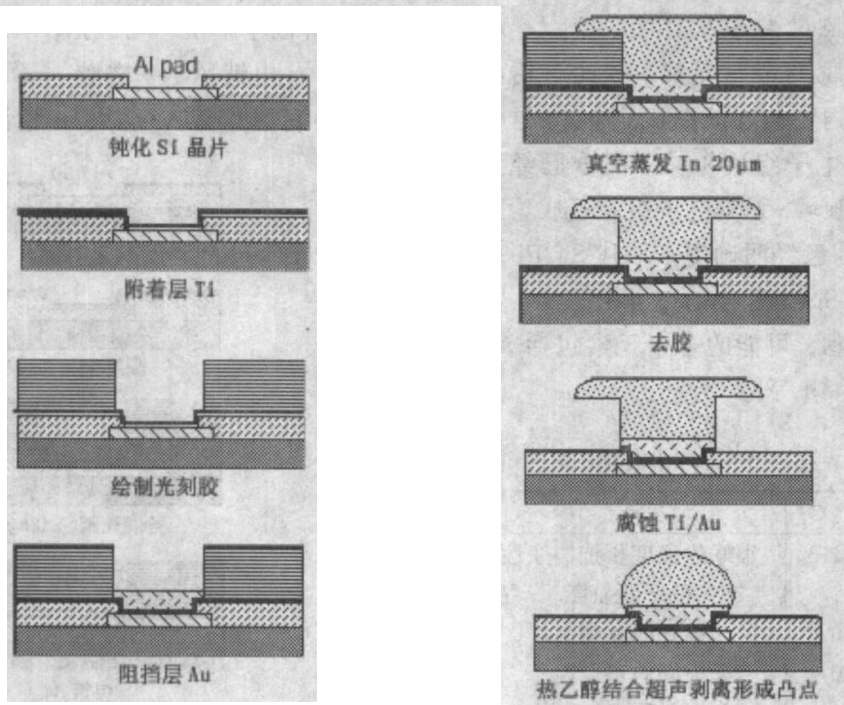


图 13

的光刻标记以及倒装焊对准标记，注意两者对应的焊接点位置及倒装焊对准标记要成镜像。

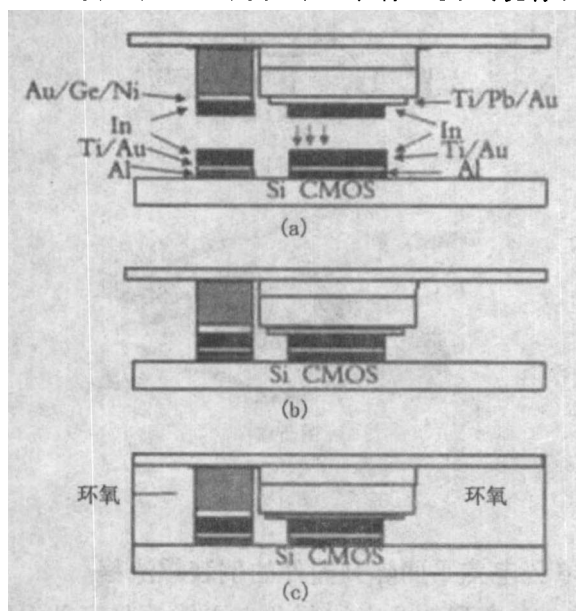


图 14

钝化金属层和凸点的制作均采用光刻结合金属淀积的办法，采用光致抗蚀剂作为掩模材料，通过磁控溅射和真空蒸发相结合，依次在光电面阵芯片和 CMOS 芯片的铝制电极上制作 40nm 的 Ti，然后是 40nm 的 Au 作为钝化层，然后是 $10\mu\text{m} \sim 20\mu\text{m}$ 的 In。其中 Ti 称为附着层，

由于 CMOS 芯片电极 Al，而 Al 表面氧化层的存在使得凸点金属 In 与焊接基面附着强度减弱，Ti 可以起到增加凸点与焊接基面的附着力的作用。Au 称为阻挡层，主要防止凸点金属与附着层融合而降低凸点附着强度。掩模厚度由最终所要求的凸点高度来选定。为方便剥离，一般掩模厚度要比凸点高度大 $4\mu\text{m} \sim 5\mu\text{m}$ 。金属 In 凸点制作大致分为如下 4 步：(a) 用丙酮、乙醇和去离子水清洗 CMOS 电路和 SEED 面阵芯片；(b) 在芯片表面用光刻技术制作厚光致抗蚀剂凸点图形掩模；(c) 用磁控溅射 Ti/Au，接着真空蒸发 In，使凸点达到一定高度；(d) 用热乙醇结合超声剥离形成焊接凸点。

光电面阵器件和专用 CMOS 芯片的电极经过上述工序做好凸点后，就可以放置在专用的倒装焊设备中进行对准和回流焊接了。可以采用信息产业部电子所引进的美国 Research Device 公司的 M82A 型倒装焊系统，该设备采用较先进的光探头反射方式将上下芯片的位置情况显示在监视器上，操作人员可根据监视器上上下芯片对准标记的重合程度调节他们的相对位置，从而完成对准。上下芯片之间的最终间距可通过

控制压力来确定。在大约 200 ℃ 时, 焊料熔化, 焊接便完成。

最后, 倒装焊完成之后, 为了加强上下芯片焊接的强度, 在芯片间隙中注入液态环氧树脂, 然后加温固化, 形成具有 320×240 个输入输出单元的智能像素光电器件。

4 结束语

紫外焦平面成像系统目前还只是在理论研究阶段, 虽然可以借鉴相对成熟的红外焦平面成像系统的技术, 但是具体的探测器阵列的制备、芯片的焊接、电路的调制, 都还有很多的工作要做, 还需要在具体的实验过程中不断努力尝试和总结。

参考文献

- [1] JOSEPH PRESTON LONG, ULTRAVIOLET DETECTORS AND FOCOL PLANE ARRAY IMAGERS BASED ON $Al_xGa_{1-x}N$ P-I-N PHOTODIODES, North Carolina State University, 2004.
- [2] 袁祥辉, 吕果林, 黄友恕, 等. 红外焦平面 CMOS 单元读出电路 [J]. SEMICONDUCTOR OPTOELECTRONICS, 1999, 20(2):
- [3] 裴为华, 邓晖, 陈弘达. 现代微光电子封装中的倒装焊技术 [J]. 微纳电子技术, 2003, (7/8): 231-234.
- [4] 关荣峰, 赵军良, 刘胜, 等. 倒装芯片互联技术在光电子器件封装中的应用 [J]. 河南理工大学学报, 2005, 24(1): 50-53.
- [5] 姜滨. 非制冷红外成像数字组件的关键设计 [J]. 红外与激光工程, 2005, 34(5): 573-576, 586.
- [6] 张华斌. 红外焦平面阵列技术现状和发展趋势.
- [7] 王利平, 孙韶媛, 王庆宝, 等. 红外焦平面探测器的读出电路 [J]. 光学技术, 2000, 26(2): 123-125.
- [8] 邢素霞, 常本康, 钱芸生, 等. 基于高速 DSP 的红外图像处理电路研究 [J]. 红外与激光工程, 2004, 33(3): 292-295.
- [9] 李镛, 郭继昌, 关欣, 等. 基于通用 DSP 的红外图像处理电路研究 [J]. 天津大学学报, 2005, 38(10): 904-908.
- [10] 王晓蕊, 胡方明, 张建奇, 等. 基于微扫描的焦平面阵列成像特性研究 [J]. 西安电子科技大学学报, 2005, 32(3): 392-413.
- [11] 利用 TMS320C6201 芯片进行图像压缩.
- [12] 罗驰, 练东. 电镀技术在凸点制备工艺中的应用 [J]. 微电子学, 2006, 36(4): 467-472.
- [13] 王来, 何大鹏, 于大全, 等. 倒装芯片中凸点与凸点下金属层反应的研究现状 [J]. 材料导报, 2005, 19(9): 16-19.
- [14] 钟文辉. 红外焦平面热成像仪参数测试系统 [J]. 红外, 2006, (6): 29-34.

国外专利介绍

紧凑型红外光谱仪

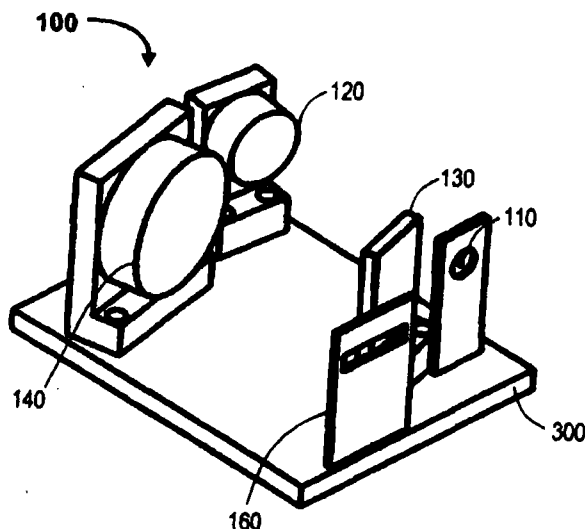
美国专利 US7304814
(2007 年 12 月 4 日授权)

对于许多现代工业、安全和军事任务来说, 检测地面及大气层中化学物质的能力是很重要的。这类化学信息往往可以用来确定生产过程的质量或者评价接近或进入一个区域的危险性。然而, 由于尺寸、重量及稳定性方面的限制, 红外光谱仪没有被广泛用作上述应用的主要检测或监视工具。

本发明提供一种可在 4.5 μ m 或者更长波长上工作的紧凑型光谱仪。它包括一个入射狭缝、一块准直反射镜、一个光栅、一块聚焦反射镜和一个初级焦平面。由于对内部光路进行了严密封装并精细地维持了光束的发散度和全聚度, 该光谱仪不但结构紧凑, 而且还能在 4.5 μ m 或者更长波长的二维探测器上产生一幅聚焦的红外光谱图。另外, 为了提高稳定性, 该光谱仪的所有光

学部件及其固定件全都用金属制作, 因而它具有耐冲击和耐振动的特点。

本专利说明了书共 25 页, 其中有 17 张插图。



高 编译